

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-083907

(43)Date of publication of application : 30.03.2001

(51)Int.Cl.

G09F 9/30

G09G 3/20

G09G 3/22

H01J 29/04

H01J 31/12

(21)Application number : 11-256246

(71)Applicant : HITACHI LTD

(22)Date of filing : 09.09.1999

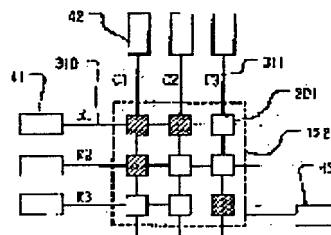
(72)Inventor : SUZUKI MUTSUMI
KUSUNOKI TOSHIAKI
OKAI MAKOTO
SAGAWA MASAKAZU
ISHIZAKA AKITOSHI

(54) IMAGE DISPLAY DEVICE AND DRIVE METHOD OF IMAGE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image display device capable of reducing the power consumption in a thin film electron source matrix by setting a first electrode in non-selected state to the higher impedance state than the first electrode in selected state.

SOLUTION: Row electrodes 310 are connected to a row electrode drive circuit 41, and column electrodes 311 are connected to a column electrode drive circuit 42. To set the row electrodes 310 in non-selected state, or the row electrodes 310 and column electrodes 311 in non-selected state to a high impedance state, the output signal line connected to the row electrodes 310 or the column electrodes 311 is laid in the floating state within the row electrode drive circuit 14 or the column electrode drive circuit 42. Namely, one row electrode 310 is selected, and the remaining (N-1) row electrodes 310 are laid in the high impedance state. Further, (m) column electrodes 311 are also selected, and (M-m) non-selected column electrodes 311 are fixed to a ground potential. According to this, the power consumption can be reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-83907

(P2001-83907A)

(43) 公開日 平成13年3月30日 (2001.3.30)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 0 9 F 9/30	3 6 0	G 0 9 F 9/30	3 6 0 5 C 0 3 1
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 A 5 C 0 3 6
	6 2 1		6 2 1 Z 5 C 0 8 0
	3/22		G 5 C 0 9 4
H 0 1 J 29/04		H 0 1 J 29/04	

審査請求 未請求 請求項の数15 O L (全 13 頁) 最終頁に続く

(21) 出願番号	特願平11-256246	(71) 出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22) 出願日	平成11年9月9日 (1999.9.9)	(72) 発明者	鈴木 睦三 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
		(72) 発明者	楠 敏明 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
		(74) 代理人	100083552 弁理士 秋田 収喜

最終頁に続く

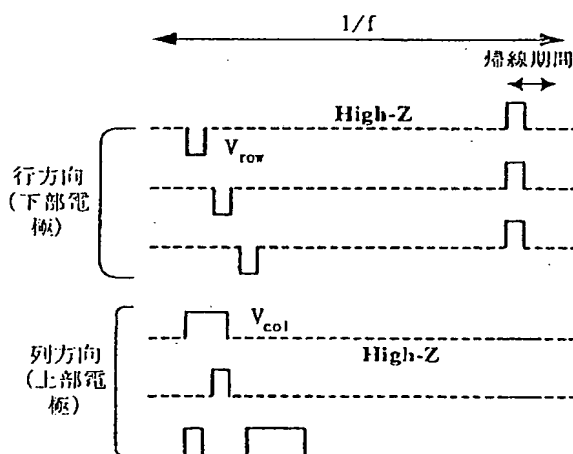
(54) 【発明の名称】 画像表示装置および画像表示装置の駆動方法

(57) 【要約】

【課題】 薄膜電子源マトリクスでの消費電力を低減できる画像表示装置を提供する。

【解決手段】 下部電極と、絶縁層と、上部電極とをこの順番に積層した構造を有し、上部電極に正極性の電圧を印加した際に上部電極表面から電子を放出する複数の電子源素子と、複数の電子源素子の中の行方向の電子源素子の下部電極に駆動電圧を印加する複数の第1の電極と、複数の電子源素子の中の列方向の電子源素子の上部電極に駆動電圧を印加する複数の第2の電極とを有する第1の基板と、枠部材と、蛍光体を有する第2の基板とを備え、前記第1の基板、前記枠部材および前記第2の基板とで囲まれる空間が真空雰囲気とされる表示素子を備える画像表示装置であって、非選択状態の第1の電極および第2の電極を、高インピーダンス状態に設定する。

図 1



【特許請求の範囲】

【請求項 1】 下部電極と、絶縁層と、上部電極とをこの順番に積層した構造を有し、前記上部電極に正極性の電圧を印加した際に、前記上部電極表面から電子を放出する複数の電子源素子と、

前記複数の電子源素子の中の行（または列）方向の電子源素子の下部電極に駆動電圧を印加する複数の第 1 の電極と、

前記複数の電子源素子の中の列（または行）方向の電子源素子の上部電極に駆動電圧を印加する複数の第 2 の電極とを有する第 1 の基板と、

枠部材と、

蛍光体を有する第 2 の基板とを備え、前記第 1 の基板、前記枠部材および前記第 2 の基板とで囲まれる空間が真空雰囲気とされる表示素子と、

前記各第 1 の電極に駆動電圧を供給する第 1 の駆動手段と、

前記各第 2 の電極に駆動電圧を供給する第 2 の駆動手段とを備える画像表示装置であって、

前記第 1 の駆動手段は、前記非選択状態の第 1 の電極を、前記選択状態の第 1 の電極よりも高インピーダンス状態に設定することを特徴とする画像表示装置。

【請求項 2】 下部電極と、絶縁層と、上部電極とをこの順番に積層した構造を有し、前記上部電極に正極性の電圧を印加した際に、前記上部電極表面から電子を放出する複数の電子源素子と、

前記複数の電子源素子の中の行（または列）方向の電子源素子の下部電極に駆動電圧を印加する複数の第 1 の電極と、

前記複数の電子源素子の中の列（または行）方向の電子源素子の上部電極に駆動電圧を印加する複数の第 2 の電極とを有する第 1 の基板と、

枠部材と、

蛍光体を有する第 2 の基板とを備え、前記第 1 の基板、前記枠部材および前記第 2 の基板とで囲まれる空間が真空雰囲気とされる表示素子と、

前記各第 1 の電極に駆動電圧を供給する第 1 の駆動手段と、

前記各第 2 の電極に駆動電圧を供給する第 2 の駆動手段とを備える画像表示装置であって、

前記第 1 の駆動手段は、前記非選択状態の第 1 の電極を、前記選択状態の第 1 の電極よりも高インピーダンス状態に設定し、

前記第 2 の駆動手段は、前記非選択状態の第 2 の電極を、前記選択状態の第 2 の電極よりも高インピーダンス状態に設定することを特徴とする画像表示装置。

【請求項 3】 前記高インピーダンスは、1 MΩ 以上のインピーダンスであることを特徴とする請求項 1 または請求項 2 に記載された画像表示装置。

【請求項 4】 前記第 1 の駆動手段は、非選択状態の第

1 の電極をフローティング状態にすることを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の画像表示装置。

【請求項 5】 前記第 2 の駆動手段は、非選択状態の第 2 の電極をフローティング状態にすることを特徴とする請求項 2 ないし請求項 4 のいずれか 1 項に記載の画像表示装置。

【請求項 6】 前記各電子源素子は、前記上部電極と電気的に接続され、前記第 2 の電極を兼用する上部電極バスラインを有することを特徴とする請求項 1 ないし請求項 5 のいずれか 1 項に記載の画像表示装置。

【請求項 7】 前記第 1 の電極は、前記各電子源素子の下部電極を兼用することを特徴とする請求項 1 ないし請求項 6 のいずれか 1 項に記載の画像表示装置。

【請求項 8】 前記下部電極は、金属で構成されることを特徴とする請求項 1 ないし請求項 7 のいずれか 1 項に記載の画像表示装置。

【請求項 9】 前記下部電極は、半導体で構成されることを特徴とする請求項 1 ないし請求項 7 のいずれか 1 項に記載の画像表示装置。

【請求項 10】 前記絶縁層は、半導体と絶縁体との積層膜で構成されることを特徴とする請求項 1 ないし請求項 7 のいずれか 1 項に記載の画像表示装置。

【請求項 11】 下部電極と、絶縁層と、上部電極とをこの順番に積層した構造を有し、前記上部電極に正極性の電圧を印加した際に、前記上部電極表面から電子を放出する複数の電子源素子と、

前記複数の電子源素子の中の行（または列）方向の電子源素子の下部電極に駆動電圧を印加する複数の第 1 の電極と、

前記複数の電子源素子の中の列（または行）方向の電子源素子の上部電極に駆動電圧を印加する複数の第 2 の電極とを有する第 1 の基板と、

枠部材と、

蛍光体を有する第 2 の基板とを備え、前記第 1 の基板、前記枠部材および前記第 2 の基板とで囲まれる空間が真空雰囲気とされる画像表示装置の駆動方法であって、

前記非選択状態の第 1 の電極を、前記選択状態の第 1 の電極よりも高インピーダンス状態に設定することを特徴とする画像表示装置の駆動方法。

【請求項 12】 下部電極と、絶縁層と、上部電極とをこの順番に積層した構造を有し、前記上部電極に正極性の電圧を印加した際に、前記上部電極表面から電子を放出する複数の電子源素子と、

前記複数の電子源素子の中の行（または列）方向の電子源素子の下部電極に駆動電圧を印加する複数の第 1 の電極と、

前記複数の電子源素子の中の列（または行）方向の電子源素子の上部電極に駆動電圧を印加する複数の第 2 の電極とを有する第 1 の基板と、

枠部材と、

蛍光体を有する第2の基板とを備え、前記第1の基板、前記枠部材および前記第2の基板とで囲まれる空間が真空雰囲気とされる画像表示装置の駆動方法であって、前記非選択状態の第1の電極を、前記選択状態の第1の電極よりも高インピーダンス状態に設定し、かつ、前記非選択状態の第2の電極を、前記選択状態の第2の電極よりも高インピーダンス状態に設定することを特徴とする画像表示装置の駆動方法。

【請求項13】 前記高インピーダンスは、1MΩ以上のインピーダンスであることを特徴とする請求項1または請求項2に記載された画像表示装置の駆動方法。

【請求項14】 前記非選択状態の第1の電極をフローティング状態にすることを特徴とする請求項1ないし請求項13のいずれか1項に記載の画像表示装置の駆動方法。

【請求項15】 前記非選択状態の第2の電極をフローティング状態にすることを特徴とする請求項12ないし請求項14のいずれか1項に記載の画像表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像表示装置および画像表示装置の駆動方法に係わり、特に、電極-絶縁体-電極の構造を有し、真空中に電子を放出する薄膜型電子源を用いた画像表示装置に適用して有効な技術に関する。

【0002】

【従来の技術】薄膜型電子源とは、絶縁体に高電界を印加して生成するホットエレクトロンを利用する電子放出素子である。代表例として、上部電極-絶縁層-下部電極の3層薄膜構造で構成されるMIM(Metal-Insulator-Metal)型電子源について説明する。図13は、薄膜型電子源の代表例であるMIM型電子源の動作原理を説明するための図である。上部電極11と下部電極13との間に駆動電圧を印加して、トンネル絶縁層12内の電界を1〜10MV/cm以上にすると、下部電極13中のフェルミ準位近傍の電子はトンネル現象により障壁を透過し、トンネル絶縁層12の伝導帯へ注入され、さらに上部電極11へ注入されホットエレクトロンとなる。これらのホットエレクトロンの一部は、トンネル絶縁層12中および上部電極11中で固体との相互作用で散乱を受けエネルギーを失う。この結果、上部電極11-真空10界面に到達した時点では、様々なエネルギーを有したホットエレクトロンがある。これらのホットエレクトロンのうち、上部電極11の仕事関数φ以上のエネルギーを有するものは、真空10中に放出され、それ以外の上部電極11に流れ込む。下部電極13から上部電極11に流れる電子による電流をダイオード電流

(I_d)、真空10中に放出される電子による電流を放

出電流(I_e)と呼ぶと、電子放出効率(I_e/I_d)は1/10³〜1/10⁵程度である。なお、MIM型薄膜電子源は、例えば、特開平9-320456号公報に記載されている。ここで、上部電極11と下部電極13とを複数本設け、これら複数本の上部電極11と下部電極13と直交させて、薄膜型電子源をマトリクス状に形成すると任意の場所から電子線を発生させることができるので、画像表示装置の電子源として使用することができる。即ち、各画素毎に薄膜型電子源素子を配置し、そこからの放出電子を真空中で加速した後、蛍光体に照射し、照射した部分の蛍光体を発光させることにより所望の画像を表示する画像表示装置を構成することができる。薄膜型電子源は、放出電子ビームの直進性に優れるため高精細の表示装置を実現できる、表面汚染の影響を受けにくいので扱いやすい等、画像表示装置用電子放出素子として優れた特徴を有している。なお、薄膜電子源には、前記したMIM型電子源以外にも、下部電極に半導体を用いたMIS(Metal-Insulator-Semiconductor)型(例えば、ジャーナル・オブ・バキューム・サイエンス・アンド・テクノロジーB、第11巻、429頁〜432頁(Journal of Vacuum Science and Technologies B, Vol.11, pp. 429~432)に記載)や、トンネル絶縁層に半導体-絶縁体積層膜を用いたもの(例えば、ジャパニーズ ジャーナル オブ アプライド フィジクス(Japanese Journal of Applied Physics)、Vol.36, Part 2, No.7B, pp. L939~L941(1997)に記載)などが知られている。

【0003】

【発明が解決しようとする課題】薄膜電子源マトリクスを用いた画像表示装置では、陰極線管(Cathode-ray tube; CRT)のようにシャドウマスクを用いず、またビーム偏向回路もないため、その消費電力はCRTよりもやや小さいかあるいは同程度である。薄膜電子源マトリクスを用いた画像表示装置における従来の駆動方法による薄膜電子源マトリクスでの消費電力を概算する。図14は、従来の薄膜電子源マトリクスの概略構成を示す図である。行電極(下部電極)310と列電極(上部電極)311の各交点に薄膜型電子源素子301が形成されている。なお、図14では3行×3列の場合を図示しているが、実際には表示装置を構成する画素、あるいはカラー表示装置の場合はサブ画素(sub-pixel)の個数だけ薄膜型電子源素子301が配置されている。即ち、行数Nおよび列数Mは、典型的な例ではそれぞれN=数百〜数千行、M=数百〜数千列である。なお、カラー画像表示の場合は、赤、青、緑の各サブ画素(sub-pixel)の組み合わせで1画素(pixel)を形成するが、本明細書では、カラー画像表示の場合のサブ画素(sub-pixel)に相当するものを「画素」と呼ぶことにする。

【0004】図15は、従来の画像表示装置の駆動方法を説明するためのタイミングチャートである。行電極3

10のうちの1本(選択された行電極)に、行電極駆動回路41から振幅(V_{row})の負極性のパルス(走査パルス)を印加し、同時に、列電極駆動回路42から列電極311の何本(選択された列電極)かに振幅(V_{col})の正極性パルス(データパルス)を印加する。二つのパルスが重なった薄膜型電子源素子301には電子放出をするのに十分な電圧が印加されるので電子が放出される。この電子が蛍光体を励起して発光させる。振幅(V_{col})の正極性パルスを印加していない薄膜型電子源素子301では十分な電圧が印加されず、電子放出を起こさない。選択する行電極310、即ち、走査パルスを印加する行電極310を順次選択し、その行に対応して列電極311に印加するデータパルスも変化させる。1フィールド期間の中で全ての行をこのようにして走査すると、任意の画像に対応した画像を表示でき

$$M \cdot C_e \cdot (V_{row})^2 \dots \dots \dots (1)$$

1秒間に画面を書き換える回数(フィールド周波数)をfとすると、N本の行電極全体での無効電力(P_{row})は下記(2)で表される。

$$P_{row} = f \cdot N \cdot M \cdot C_e \cdot (V_{row})^2 \dots \dots \dots (2)$$

同様に、反転パルスの印加に伴う容量充放電電力(P_r)は下記(3)で表される。

$$P_r = f \cdot N \cdot M \cdot C_e \cdot (V_r)^2 \dots \dots \dots (3)$$

ここで、 V_r は、行電極310に印加する反転パルスの電圧振幅である。1本の列電極311にはN個の薄膜型電子源素子301が接続されているから、M本の列電極全体での無効電力(P_{col})は、M本全ての列電極31

$$P_{col} = f \cdot M \cdot N \cdot (N \cdot C_e \cdot (V_{col})^2) \dots \dots \dots (4)$$

画面を1回書き換える期間(1フィールド期間)に列電極にはN回パルスを印加するので、 P_{row} とくらべてNが余分に乘ぜられる。なお、M本の列電極311のうち、m本にパルス電圧を印加する場合は、前記(4)式のMをmに置き換えた形になる。一例として、代表的な値、 $f=60\text{Hz}$ 、 $N=480$ 、 $M=1920$ 、 $C_e=0.1\text{nF}$ 、 $V_{row}=V_r=V_{col}=4\text{V}$ を用いると、 $P_{row}=P_r=0.09\text{[W]}$ 、 $P_{col}=42\text{[W]}$ となる。

【0011】この場合、薄膜型電子源素子自体の消費電力は1.6[W]程度なので、全消費電力は44[W]程度となる。これは実用上問題ない消費電力である。しかし、更に低消費電力化を図りたい場合は、データパルス印加に伴う無効電力 P_{col} を削減することが有効であることがわかる。このように、CRTに対応した画像表示装置として用いる場合は、従来の技術でも消費電力の点からは問題ない。しかしながら、薄膜電子源を用いた画像表示装置の特徴は、薄型の画像表示装置が実現可能なことである。このような薄型表示装置においては、ポータブルな画像表示装置としての用途があり、この場合、消費電力は一層低減することが望ましい。本発明は、前記従来技術の問題点を解決するためになされたも

る。1フィールド内のある期間に、逆極性のパルス(反転パルス)を全ての行電極に印加する。これにより薄膜型電子源素子301を安定に動作させることができる。

【0005】今、各薄膜型電子源素子301の1個あたりの静電容量を C_e 、列電極311の本数をM、行電極310の本数をNとしたときの、従来の駆動方法での駆動回路の無効消費電力を求めてみる。無効消費電力とは、駆動する素子の静電容量に電荷を充電・放電させるのに消費する電力であり、発光には寄与しない。

【0006】まず走査パルスの印加に伴う無効消費電力を求める。行電極310に振幅(V_{row})のパルスを1回印加した場合の無効電力は下記(1)式で表される。

【0007】

【数1】

【0008】

【数2】

【0009】

【数3】

1にパルス電圧を印加する場合は下記(4)で表される。

【0010】

【数4】

のであり、本発明の目的は、画像表示装置において、薄膜電子源マトリクスでの消費電力を低減することが可能となる技術を提供することにある。また、本発明の他の目的は、画像表示装置の駆動法において、薄膜電子源マトリクスでの消費電力を低減することが可能となる技術を提供することにある。本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【0012】

【課題を解決するための手段】本発明は、図1のタイミングチャートに示すように、例えば、非選択状態にある行電極310、あるいは、非選択状態にある行電極310と列電極311とを高インピーダンス状態に設定することを特徴とする。行電極310あるいは列電極310を高インピーダンス状態に設定するには、例えば、行電極駆動回路41あるいは列電極駆動回路42の内部で、行電極310あるいは列電極310に接続される出力信号線をフローティング状態にする等の方法がある。次に、本発明の画像表示装置の駆動方法による薄膜電子源マトリクスでの消費電力を概算する。まず、非選択状態の行電極310に駆動電圧を供給する行電極駆動回路41の出力を高インピーダンス状態にした場合を考える。

図2は、1本の行電極（図2の選択走査線）310を選択し、残りの（N-1）本の行電極（図2の非選択走査線）310を高インピーダンス状態とし、同時にm本の列電極（図2の選択データ線）311を選択し、（M-m）本の非選択列電極（図2の非選択データ線）311をグラウンド電位に固定した場合の等価回路を示す図である。図2に示すように、選択行電極310と選択列電極311との交点にあるm個の薄膜型電子源素子301以外にも、非選択行電極310と非選択列電極311とを経由した回路ネットワークも考慮しなければならない。図2に示す等価回路において、1本の選択行電極310とm本の選択列電極311との間の静電容量C₁(m)は下記（5）式で表される。

【0013】

【数5】

$$C_1(m) = \left\{ m + \frac{m(M-m)(N-1)}{M} \right\} C_e$$

【0014】図3は、C₁(m)がmとともにどのように変化するかを示すグラフである。この図3において、縦軸は、全列電極311の出力容量を1画素当たりの静電容量C_eで割った単位で示している。また、図3では、N=500、M=3000であり、○は従来の駆動方法の場合、●が本発明の駆動方法による場合である。C₁(m)はm=M/2の時最大になるが、それでも、従来の駆動方法の場合の最大値の1/4である。したがって、本発明の駆動法により、データパルス印加に伴う無効電力（P_{col}）を1/4に低減できる。次に、非選択状態の列電極311も高インピーダンス状態にした場合を考える。図4は、1本の行電極（図4の選択走査線）310を選択し、残りの（N-1）本の行電極（図4の非選択走査線）310を高インピーダンス状態とし、同時にm本の列電極（図4の選択データ線）311を選択し、（M-m）本の非選択列電極（図4の非選択データ線）311を高インピーダンス状態にした場合の等価回路を示す図である。この図4に示す等価回路において、1本の選択行電極310とm本の選択列電極311との間の静電容量C₂(m)は下記（6）式で表される。

【0015】

【数6】

【0016】図5は、 $C_2(m) = \left\{ m + \frac{m(M-m)(N-1)}{C_1(M-m)(M-m)} \right\} C_e$ がmとともにどのように変化するかを示すグラフである。この図5において、縦軸は、全列電極311の出力容量を1画素当たりの静電容量C_eで割った単位で示している。また、図5では、N=500、M=3000であり、○はC₂(m)であり、●は、比較のために、非選択走査電極のみを高インピーダンス状態にした場合（C₁(m)）である。例えば、m=M/2においては、C₂(m)はC₁(m)よりも更に1/100以下に低減される。したがって、

本発明の駆動法により、データパルス印加に伴う無効電力（P_{col}）を従来より1/100以下に低減できる。

【0017】一般に、液晶表示装置などマトリクス型ディスプレイの駆動方法においては、ある電極を高インピーダンス状態にすることは避けている。これは、高インピーダンス状態の電極があると、クロストーク現象が発生しやすくなり画質劣化が発生したり、場合によっては所望の画像が表示できないなどの障害が発生するためである。本発明者らは、この高インピーダンス状態の導入によるクロストーク発生は、高インピーダンス状態の電極は、その電圧値が不定であり、その周辺のドットの点灯個数（即ち、表示画像）や隣接電極の電圧変化などにより変化するためであることに着目した。本発明を考案するに至ったもう一つのポイントは、薄膜型電子源は、十分な電流を外部回路から供給しなければ電子を放出しないこと、即ち、電流駆動素子としての側面を有することに着目したことである。先に述べたように、薄膜電子源からの電子放出機構は、トンネル絶縁層内の電界により発生したトンネル電流をホットエレクトロンとして利用するものであり、この点では電圧駆動型である。しかし、放出電流（I_e）がトンネル電流の10⁻³程度であるので、所望の放出電流を得るには、その10³程度の電流を外部回路から供給しなければならない。このために電流駆動素子としての側面を持つ。このため、薄膜型電子源においては、電極の電位が所望の値以外であっても、そのインピーダンスが十分高ければ、電子放出は起こらない。このため、薄膜型電子源においては、本発明の駆動方法を用いてもクロストークが発生しない。

【0018】本発明は、前記知見に基づいて成されたものであり、本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

（1）下部電極と、絶縁層と、上部電極とをこの順番に積層した構造を有し、前記上部電極に正極性の電圧を印加した際に、前記上部電極表面から電子を放出する複数の電子源素子と、前記複数の電子源素子の中の行（または列）方向の電子源素子の下部電極に駆動電圧を印加する複数の第1の電極と、前記複数の電子源素子の中の列（または行）方向の電子源素子の上部電極に駆動電圧を印加する複数の第2の電極とを有する第1の基板と、枠部材と、蛍光体を有する第2の基板とを備え、前記第1の基板、前記枠部材および前記第2の基板とで囲まれる空間が真空雰囲気とされる表示素子を備える画像表示装置であって、前記非選択状態の第1の電極を、前記選択状態の第1の電極よりも高インピーダンス状態に設定すること、あるいは、前記非選択状態の第1の電極および第2の電極を、前記選択状態の第1の電極および第2の電極よりも高インピーダンス状態に設定することを特徴とする。なお、本発明の結果に基づき、非選択状態の電極を高インピーダンスにするという観点から先行技術調査を行った。その結果、本発明で対象としてい

る薄膜型電子源を用いた画像表示装置においては、該当技術は見つからなかった。

【0019】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0020】【実施の形態1】本発明の実施の形態1の画像表示装置は、電子放出電子源である薄膜型電子源マトリクスと蛍光体との組み合わせによって、各ドットの輝度変調素子を形成した表示パネル（本発明の表示素子）を用い、当該表示パネルの行電極及び列電極に駆動回路を接続して構成される。ここで、表示パネルは、薄膜電子源マトリクスが形成された電子源板と蛍光体パターンが形成された蛍光表示板とから構成される。図6は、本実施の形態の電子源板の薄膜電子源マトリクスの一部の構成を示す平面図であり、図7は、本実施の形態の電子源板と蛍光表示板との位置関係を示す平面図である。また、図8は、本実施の形態の画像表示装置の構成を示す要部断面図であり、同図（a）は、図6および図7に示すA-B切断線に沿う断面図、同図（b）は、図6および図7に示すC-D切断線に沿う断面図である。但し、図6および図7においては、基板14の図示は省略している。さらに、図8では、高さ方向の縮尺は任意である。即ち、下部電極13や上部電極バスライン32などは数 μm 以下の厚さであるが、基板14と基板110との距離は1～3mm程度の長さである。また、以下の説明では、3行×3列の電子源マトリクスを用いて説明するが、実際の表示パネルでの行・列数は、数100行～数1000行、および数千列になることは言うまでもない。また、図6において、点線で囲まれた領域35は電子放出部（本発明の電子源素子）を示す。この電子放出部35はトンネル絶縁層12で規定された場所で、この領域内から電子が真空中に放出される。電子放出部35は上部電極11で覆われるため平面図には現れないので、点線で図示してある。

【0021】図9は、本実施の形態の電子源板の製造方法を説明するための図である。以下、図9を用いて、本実施の形態の電子源板の薄膜電子源マトリクスの製造方法について説明する。なお、この図9では、図6および図7に示す、行電極310の一つと列電極311の一つとの交点に形成する一つの薄膜型電子源301のみを取り出して描いているが、実際には、図6および図7に示すように複数の薄膜型電子源301がマトリクス状に配置されている。さらに、図9の右の列は平面図であり、左の列は、右の図の中のA-B線に沿う断面図である。ガラスなどの絶縁性基板14上に、下部電極13用の導電膜を、例えば、300nmの膜厚に形成する。下部電極13用の材料としては、例えば、アルミニウム（Al；以下、Alと称する。）合金を用いることができ

る。ここでは、Al-ネオジウム（Nd；以下、Ndと称する。）合金を用いた。このAl合金膜の形成には、例えば、スパッタリング法や抵抗加熱蒸着法などを用いる。次に、このAl合金膜を、フォトリソグラフィによるレジスト形成と、それに続くエッチングとによりストライプ状に加工し、図9（a）に示すように、下部電極13を形成する。ここで、下部電極13は行電極310の役割も兼ねる。ここで用いるレジストはエッチングに適したものであればよく、また、エッチングもウエットエッチング、ドライエッチングのいずれも可能である。

【0022】次に、レジストを塗布して紫外線で露光してパターンニングし、図9（b）に示すように、レジストパターン501を形成する。レジストには、例えば、キノンジアザイド系のポジ型レジストを用いる。次に、レジストパターン501を付けたまま、陽極酸化を行い、図9（c）に示すように、保護絶縁層15を形成する。本実施の形態では、この陽極酸化において化成電圧100V程度とし、保護絶縁層15の膜厚を140nm程度とした。レジストパターン501をアセトンなどの有機溶媒で剥離した後、レジストで被覆されていた下部電極13表面を再度陽極酸化して、図9（d）に示すように、トンネル絶縁層12を形成する。本実施の形態では、この再陽極酸化において化成電圧を6Vに設定し、トンネル絶縁層膜厚を8nmとした。次に、上部電極バスライン32用の導電膜を形成し、レジストをパターンニングしてエッチングを行い、図9（e）に示すように、上部電極バスライン32を形成する。本実施例では、上部電極バスライン32は、Al合金を用い、膜厚は300nm程度とした。なお、この上部電極バスライン32の材料としては、金（Au）などを用いても良い。なお、上部電極バスライン32は、パターンの端がテーパ状になるようにエッチングをし、この後で形成する上部電極11がパターンの端での段差による断線を起こさないようにする。ここで、上部電極バスライン32は列電極311の役割も兼ねる。

【0023】次に、膜厚1nmのイリジウム（Ir）、膜厚2nmの白金（Pt）、膜厚3nmの金（Au）を、この順でスパッタリングにより形成する。レジストとエッチングによるパターン化により、Ir-Pt-Auの積層膜をパターン化し、図9（f）に示すように、上部電極11とする。なお、図9（f）において、点線で囲まれた領域35は電子放出部を示す。電子放出部35はトンネル絶縁層12で規定された場所で、この領域内から電子が真空中に放出される。以上のプロセスにより、基板14上に薄膜電子源マトリクスが完成する。前記したように、この薄膜電子源マトリクスにおいては、トンネル絶縁層12で規定された領域（電子放出部35）、即ち、レジストパターン501で規定した領域から電子が放出される。さらに、電子放出部35の周辺部には、厚い絶縁膜である保護絶縁層15を形成してある

ため、上部電極—下部電極間に印加される電界が下部電極 13 の辺または角部に集中しなくなり、長時間にわたって安定な電子放出特性が得られる。

【0024】本実施の形態の蛍光表示板は、ソーダガラス等の基板 110 に形成されるブラックマトリクス 120 と、このブラックマトリクス 120 の溝内に形成される赤 (R)・緑 (G)・青 (B) の蛍光体 (114A~114C) と、これらの上に形成されるメタルバック膜 122 とで構成される。以下、本実施の形態の蛍光表示板の作成方法について説明する。まず、表示装置のコントラストを上げる目的で、基板 110 上に、ブラックマトリクス 120 を形成する (図 8 (b) 参照)。次に、赤色蛍光体 114A、緑色蛍光体 114B、青色蛍光体 114C を形成する。これら蛍光体のパターン化は、通常の陰極線管の蛍光面に用いられるのと同様に、フォトリソグラフィーを用いて行った。蛍光体としては、例えば、赤色に $Y_2O_3S:Eu$ (P22-R)、緑色に $ZnS:Cu, Al$ (P22-G)、青色に $ZnS:Ag$ (P22-B) を用いた。次いで、ニトロセルロースなどの膜でフィルミングした後、基板 110 全体に Al を、膜厚 50~300 nm 程度蒸着してメタルバック膜 122 とする。その後、基板 110 を 400℃ 程度に加熱してフィルミング膜や PVA などの有機物を加熱分解する。このようにして、蛍光表示板が完成する。

【0025】このように製作した電子源板と、蛍光表示板とを、スペーサ 60 を挟み込んでフリットガラスを用いて封着する。蛍光表示板に形成された蛍光体 (114A~114C) と、電子源板の薄膜電子源マトリクスとの位置関係は図 7 に示したとおりである。なお、図 7 では、蛍光体 (114A~114C) やブラックマトリクス 120 と、基板上構成物との位置関係を示すために、基板 110 上の構成物は斜線のみで示してある。電子放出部 35、即ち、トンネル絶縁層 12 が形成された部分と、蛍光体 114 の幅との関係が重要である。本実施の形態では、薄膜型電子源 301 から放出される電子ビームは多少空間的に広がることを考慮して、電子放出部 35 の幅は蛍光体 (114A~114C) の幅よりも狭く設計している。また、基板 110 と基板 14 との間の距離は、1~3 mm 程度とした。

【0026】スペーサ 60 は、表示パネル内部を真空にしたときに、大気圧の外部からの力による表示パネルの破損を防ぐために挿入される。したがって、基板 14、基板 110 に厚さ 3 mm のガラスを用いて、幅 4 cm×長さ 9 cm 程度以下の表示面積の表示装置を製作する場合には、基板 110 と基板 14 自体の機械強度で大気圧に耐え得るので、スペーサ 60 を挿入する必要はない。スペーサ 60 の形状は、例えば、図 6 に示すように、直方体形状とする。また、ここでは、3 行毎にスペーサ 60 の支柱を設けているが、機械強度が耐える範囲で、支柱の数 (配置密度) を減らしてかまわない。スペーサ 6

0 としては、ガラス製またはセラミクス製で、板状あるいは柱状の支柱を並べて配置する。なお、図 8 (a) において、スペーサ 60 が基板 14 側に接していないように見えるが、実際には基板 14 上の列電極 311 に接している。図 8 (a) では列電極 311 の膜厚分だけ隙間が出来るわけである。

【0027】封着した表示パネルは、 1×10^{-7} Torr 程度の真空中に排気して、封止する。表示パネル内の真空度を高真空に維持するために、封止の直前あるいは直後に、表示パネル内の所定の位置 (図示せず) でゲッター膜の形成またはゲッター材の活性化を行う。例えば、バリウム (Ba) を主成分とするゲッター材の場合、高周波誘導加熱によりゲッター膜を形成できる。このようにして、薄膜電子源マトリクスを用いた表示パネルが完成する。本実施の形態では、基板 110 と基板 14 との間の距離が 1~3 mm 程度と大きいので、メタルバック 122 に印加する加速電圧を 3~6 kV と高電圧にでき、したがって、前記したように、蛍光体 (114A~114C) には陰極線管 (CRT) 用の蛍光体を使用することができる。

【0028】図 10 は、本実施の形態の表示パネルに、駆動回路を接続した状態を示す結線図である。行電極 310 (下部電極 13) は行電極駆動回路 41 に接続され、列電極 311 (上部電極バスライン 32) は列電極駆動回路 42 に接続される。ここで、各駆動回路 (41, 42) と、電子源板との接続は、例えば、テープキャリアパッケージを異方性導電膜で圧着したものや、各駆動回路 (41, 42) を構成する半導体チップを、電子源板の基板 14 上に直接実装するチップオンガラス等によって行う。メタルバック膜 122 には、加速電圧源 43 から 3~6 kV 程度の加速電圧が常時印加される。

【0029】図 11 は、図 10 に示す各駆動回路から出力される駆動電圧の波形の一例を示すタイミングチャートである。なお、同図において、点線は高インピーダンス出力であることを示している。実際には、出力インピーダンスを 1~10 MΩ 程度とすれば良く、本実施例では 5 MΩ とした。ここで、n 番目の行電極 310 を R_n 、m 番目の列電極 311 を C_m 、n 番目の行電極 310 と、m 番目の列電極 311 との交点のドットを (n, m) で表すことにする。時刻 t_0 ではいずれの電極も電圧ゼロであるので電子は放出されず、したがって、蛍光体 (114A~114C) は発光しない。時刻 t_1 において、 R_1 の行電極 310 に、行電極駆動回路 41 から (V_{R1}) なる駆動電圧を、(C_1, C_2) の列電極 311 に、列電極駆動回路 42 から (V_{C1}) なる駆動電圧を印加する。ドット (1, 1)、(1, 2) の上部電極 11 と下部電極 13 との間には ($V_{C1} - V_{R1}$) なる電圧が印加されるので、($V_{C1} - V_{R1}$) の電圧を電子放出開始電圧以上に設定しておけば、この 2 つのドットの薄膜型電子源からは電子が真空中に放出される。本実施の形態

では、 $V_{R1} = -5V$ 、 $V_{C1} = 4.5V$ とした。放出された電子は、メタルバック膜 122 に印加された電圧により加速された後、蛍光体 (114A~114C) に衝突し、蛍光体 (114A~114C) を発光させる。また、この期間、他の (R2, R3) の行電極 310 は高インピーダンス状態なので、列電極 311 の電圧値に関わらず電子は放出せず、対応する蛍光体 (114A~114C) も発光しない。時刻 t_2 において、R2 の行電極 310 に、行電極駆動回路 41 から (V_{R1}) なる駆動電圧を印加し、C1 の列電極 311、列電極駆動回路 42 から (V_{C1}) なる電圧を印加すると、同様に、ドット (2, 1) が点灯する。ここで、図 11 に示す電圧波形の駆動電圧を、行電極 310 および列電極 311 に印加すると、図 10 の斜線を施したドットのみが点灯する。このようにして、列電極 311 に印加する信号を変えることにより、所望の画像または情報を表示することができる。また、列電極 311 に印加する駆動電圧 (V_{C1}) の大きさを画像信号に合わせて適宜変えることにより、階調のある画像を表示することができる。なお、トンネル絶縁層 12 中に蓄積される電荷を開放するために、図 11 の時刻 t_4 において、全ての行電極 310 に、行電極駆動回路 41 から (V_{R2}) なる駆動電圧を印加し、同時に、全ての列電極に、列電極駆動回路 42 から 0V の駆動電圧を印加する。ここで、 $V_{R2} = 5V$ であるので、薄膜型電子源 301 には $-V_{R2} = -5V$ の電圧が印加される。このように、電子放出時とは逆極性の電圧 (反転パルス) を印加することにより薄膜電子源の寿命特性を向上できる。なお、反転パルスを印加する期間 (図 11 の $t_4 \sim t_5$ 、 $t_8 \sim t_9$) としては、映像信号の垂直帰線期間を用いると、映像信号との整合性が良い。以上説明したように、本実施の形態では、非選択状態の行電極 310 を高インピーダンス状態に設定しているの、先に説明したように、消費電力を低減することが可能となる。

【0030】 [実施の形態 2] 本発明の実施の形態 2 の画像表示装置に用いる表示パネル、および表示パネルと駆動回路との結線方法とは、前記実施の形態 1 と同じである。図 12 は、本発明の実施の形態 2 の画像表示装置において、行電極駆動回路 41 および列電極駆動回路 42 から出力される駆動電圧の波形の一例を示すタイミングチャートである。なお、本実施の形態においても、メタルバック膜 122 には加速電圧源 43 から 3~6KV 程度の加速電圧が常時印加される。また、図 12 において、点線は高インピーダンス出力であることを示す。実際には出力インピーダンスを 1~10M Ω 程度とすれば良く、本実施の形態では 5M Ω とした。

【0031】 ここで、前記実施の形態 1 と同様、 n 番目の行電極 310 を R_n 、 m 番目の列電極 311 を C_m 、 n 番目の行電極 310 と、 m 番目の列電極 311 との交点のドットを (n, m) で表すことにする。時刻 t_0 で

はいずれの電極も電圧ゼロであるので電子は放出されず、したがって、蛍光体 (114A~114C) は発光しない。時刻 t_1 において、R1 の行電極 310 に、行電極駆動回路 41 から (V_{R1}) なる駆動電圧を、(C1, C2) の列電極 311 に、列電極駆動回路 42 から (V_{C1}) なる駆動電圧を印加する。ドット (1, 1)、(1, 2) の上部電極 11 と下部電極 13 との間には ($V_{C1} - V_{R1}$) なる電圧が印加されるので、($V_{C1} - V_{R1}$) の電圧を電子放出開始電圧以上に設定しておけば、この 2 つのドットの薄膜型電子源からは電子が真空中に放出される。本実施の形態では、 $V_{R1} = -5V$ 、 $V_{C1} = 4.5V$ とした。放出された電子は、メタルバック膜 122 に印加された電圧により加速された後、蛍光体 (114A~114C) に衝突し、蛍光体 (114A~114C) を発光させる。また、この期間、他の (R2, R3) の行電極 310 は高インピーダンス状態なので、列電極 311 の電圧値に関わらず電子は放出せず、対応する蛍光体 (114A~114C) も発光しない。また、この期間、C3 の列電極 311 は高インピーダンス状態なので、ドット (1, 3) から電子は放出されず、対応する蛍光体 (114A~114C) も発光しない。時刻 t_2 において、R2 の行電極 310 に、行電極駆動回路 41 から (V_{R1}) なる駆動電圧を印加し、C1 の列電極 311、列電極駆動回路 42 から (V_{C1}) なる電圧を印加すると、同様に、ドット (2, 1) が点灯する。ここで、図 12 に示す電圧波形の駆動電圧を、行電極 310 および列電極 311 に印加すると、図 10 の斜線を施したドットのみが点灯する。このようにして、列電極 311 に印加する信号を変えることにより、所望の画像または情報を表示することができる。また、列電極 311 に印加する駆動電圧 (V_{C1}) のパルス幅を画像信号に合わせて適宜変えることにより、階調のある画像を表示することができる。なお、トンネル絶縁層 12 中に蓄積される電荷を開放するために、図 12 の時刻 t_4 において、全ての行電極 310 に、行電極駆動回路 41 から (V_{R2}) なる駆動電圧を印加し、同時に、全ての列電極に、列電極駆動回路 42 から 0V の駆動電圧を印加する。ここで、 $V_{R2} = 5V$ であるので、薄膜型電子源 301 には $-V_{R2} = -5V$ の電圧が印加される。このように電子放出時とは逆極性の電圧 (反転パルス) を印加することにより薄膜電子源の寿命特性を向上できる。なお、反転パルスを印加する期間 (図 12 の $t_4 \sim t_5$ 、 $t_8 \sim t_9$) としては、映像信号の垂直帰線期間を用いると、映像信号との整合性が良い。

【0032】 以上説明したように、本実施の形態では、非選択状態の行電極 310 のみでなく、非選択状態の列電極 311 も高インピーダンス状態に設定しているので、前記実施の形態 1 よりも、更に消費電力を低減できることは前記したとおりである。以上、本発明者によってなされた発明を、前記実施の形態に基づき具体的に説

明したが、本発明は、前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0033】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。本発明の画像表示装置によれば、薄膜電子源アレイの駆動に伴う無効電力を低減し、消費電力を低減することが可能となる。

【図面の簡単な説明】

【図1】本発明の画像表示装置の駆動方法を説明するための図である。

【図2】本発明の画像表示装置の駆動方法における電極間容量を計算するための等価回路を示す図である。

【図3】図2の等価回路により求められた電極間容量の変化を示すグラフである。

【図4】本発明の画像表示装置の駆動方法における電極間容量を計算するための等価回路を示す図である。

【図5】図4の等価回路により求められた電極間容量の変化を示すグラフである。

【図6】本発明の実施の形態1の電子源板の薄膜電子源マトリクスの一部の構成を示す平面図である。

【図7】本発明の実施の形態1の電子源板と蛍光表示板との位置関係を示す平面図である。

【図8】本発明の実施の形態1の画像表示装置の構成を示す要部断面図である。

【図9】本発明の実施の形態1の電子源板の製造方法を説明するための図である。

【図10】本発明の実施の形態1の表示パネルに、駆動回路を接続した状態を示す結線図である。

【図11】図10に示す各駆動回路から出力される駆動電圧の波形の一例を示すタイミングチャートである。

【図12】本発明の実施の形態2の画像表示装置において、行電極駆動回路および列電極駆動回路から出力される駆動電圧の波形の一例を示すタイミングチャートである。

【図13】薄膜電子源の動作原理を説明するための図である。

【図14】従来の薄膜電子源マトリクスの概略構成を示す図である。

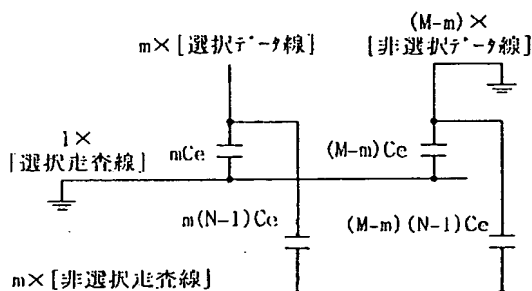
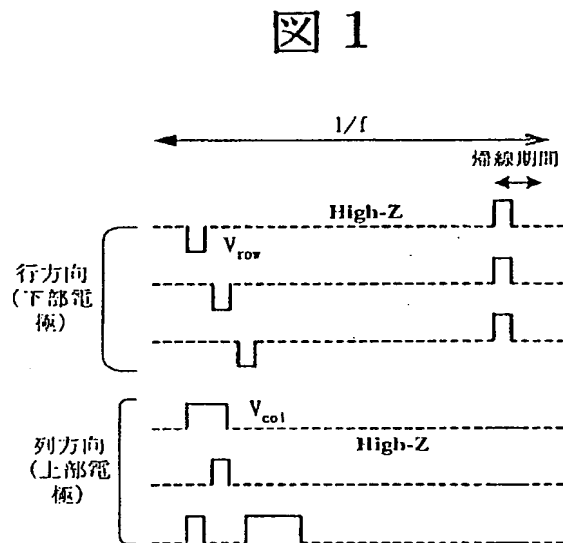
【図15】従来の画像表示装置の駆動方法を説明するための図である。

【符号の説明】

10…真空、11…上部電極、12…トンネル絶縁層、13…下部電極、14、110…基板、15…保護絶縁層、32…上部電極バスライン、35…電子放出部、41…行電極駆動回路、42…列電極駆動回路、43…加速電圧源、60…スペーサ、114A…赤色蛍光体、114B…緑色蛍光体、114C…青色蛍光体、120…ブラックマトリクス、122…メタルバック膜、301…薄膜型電子源素子、310…行電極、311…列電極、501…レジスト。

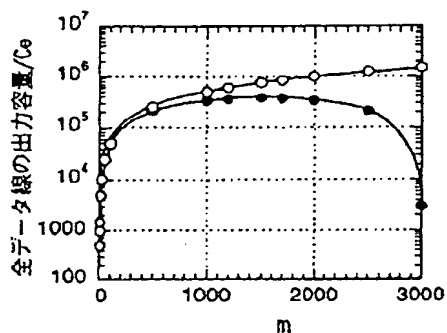
【図1】

【図2】



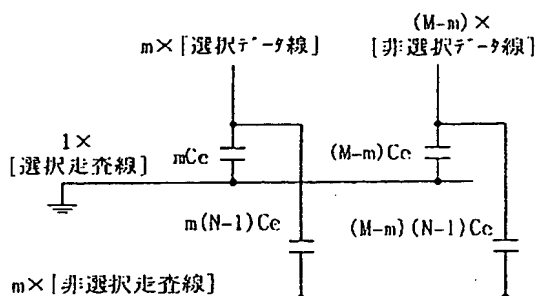
【図3】

図 3



【図4】

図 4



【図6】

【図5】

図 5

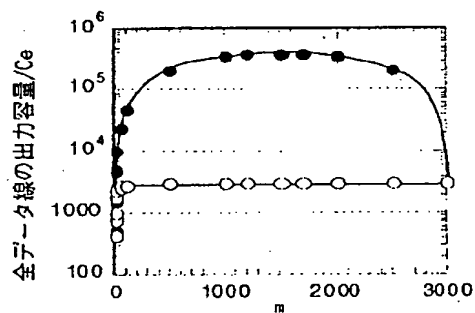
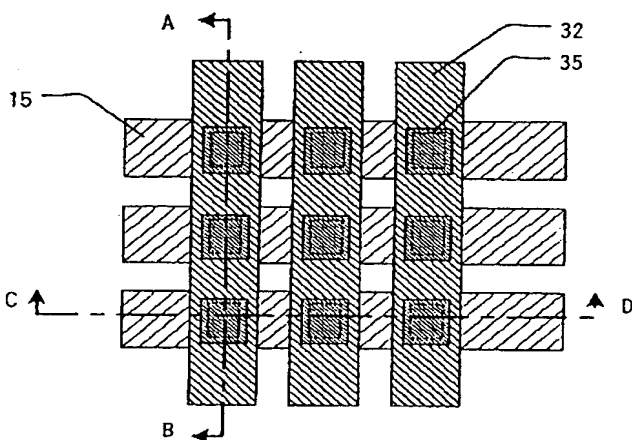
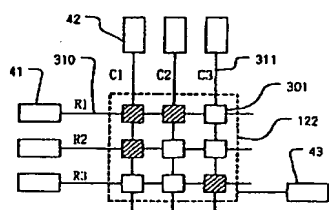


図 6



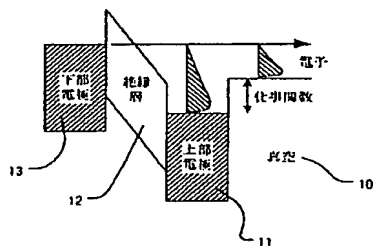
【図10】

図 10



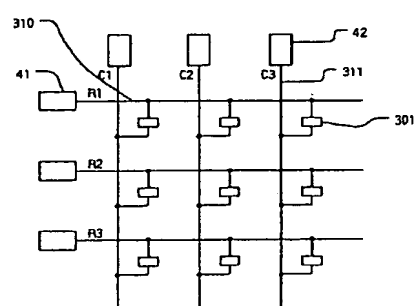
【図13】

図 13



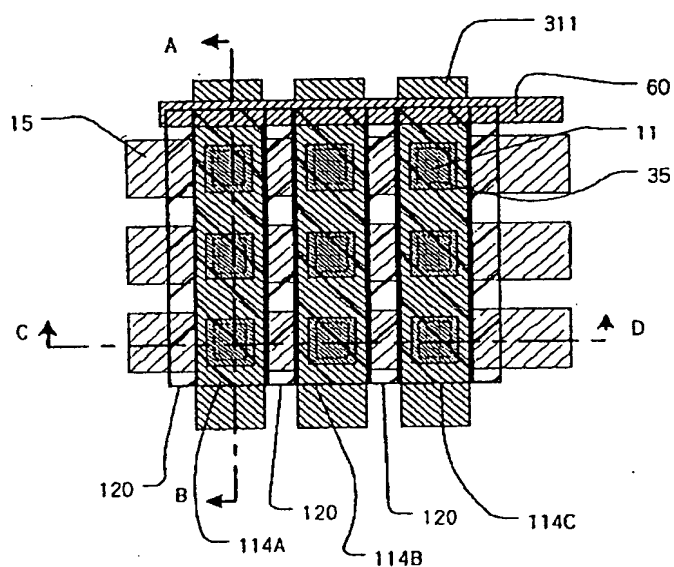
【図14】

図 14



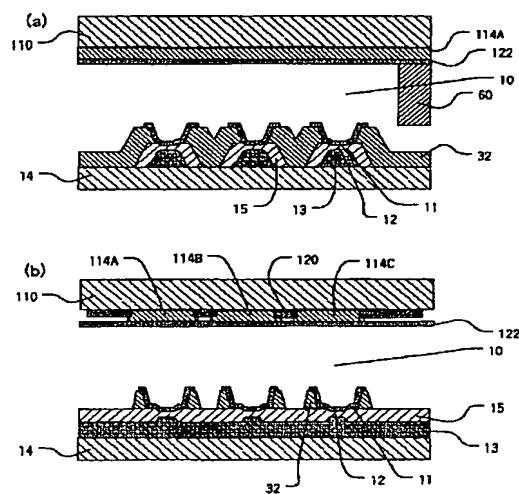
【圖 7】

图 7



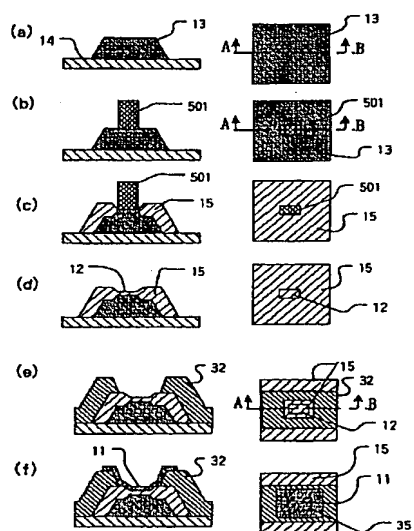
【图 8】

图 8



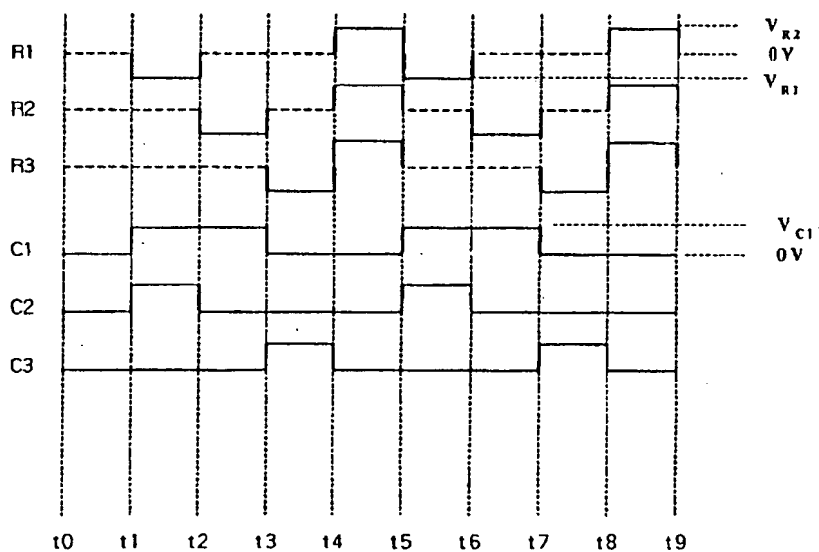
【图 9】

图 9



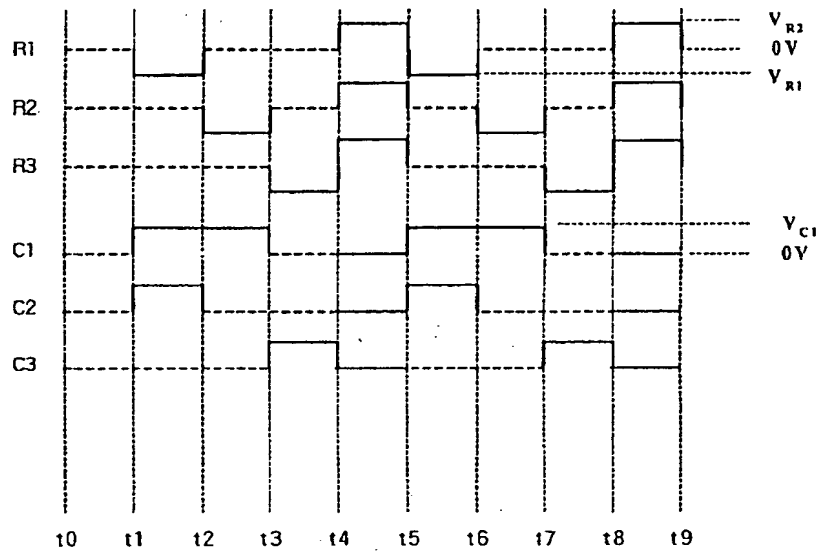
【图 1 1】

图 11



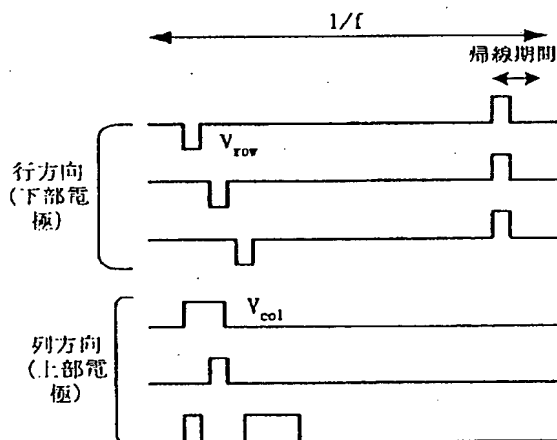
【図12】

図12



【図15】

図15



フロントページの続き

(51) Int. Cl. ⁷	識別記号	F I	テ-コ-ド (参考)
H 0 1 J 31/12		H 0 1 J 31/12	C
(72) 発明者 岡井 誠		(72) 発明者 石坂 彰利	
東京都国分寺市東恋ヶ窪一丁目280番地		東京都国分寺市東恋ヶ窪一丁目280番地	
株式会社日立製作所中央研究所内		株式会社日立製作所中央研究所内	
(72) 発明者 佐川 雅一		F ターム (参考) 5C031 DD09	
東京都国分寺市東恋ヶ窪一丁目280番地	10	5C036 EF01 EF06 EG02 EG12 EG48	
株式会社日立製作所中央研究所内		5C080 AA18 BB05 DD26 FF12 JJ02	
		JJ03 JJ04 JJ05 JJ06	
		5C094 AA22 BA04 BA21 BA32 CA19	
		GA10	